

IMPLEMENTACIÓN DE UN CONVERTIDOR REDUCTOR MULTIFASE PARA REDUCCIÓN DEL RIZO DE CONMUTACIÓN

Machaen Zaragoza, Paola Daniela (1), Sosa Zúñiga, José Miguel (2), Limones Pozos Cesar Augusto (3)

1 [Ingeniería Electrónica, Instituto Tecnológico Superior de Irapuato] | [danymachaen95@gmail.com]

2 [Maestría en Ingeniería Electrónica, Instituto Tecnológico Superior de Irapuato] | [jmsosa@itesi.edu.mx]

2 [Maestría en Ingeniería Electrónica, Instituto Tecnológico Superior de Irapuato] | [cesar.limones@itesi.edu.mx]

Resumen

En este artículo se presenta el diseño y la implementación en lazo abierto de un convertidor DC-DC reductor de voltaje de dos fases de conmutación. Esta topología tiene como objetivo reducir las componentes de conmutación en la corriente de salida siendo así una solución apropiada para cargas eléctricas y electrónicas sensibles y equipo de medición. El objetivo de la implementación de este convertidor es corroborar su funcionamiento y generar un prototipo experimental para evaluar posteriormente leyes de control para regulación de voltaje. Se presentan en este artículo el diseño, resultados de simulación numérica y finalmente resultados experimentales que corroboran un desempeño satisfactorio del prototipo implementado.

Abstract

In this paper the design, analysis and implementation of an open-loop two-switching-phase interleaving buck converter, are presented. This converter has an improved reduction of switching frequency components at the output current which makes it a convenient solution for highly sensitive electric and electronic loads and test and measurement equipment.

The implementation of the converter allows to perform open-loop evaluation which is presented in this paper and will also allow to evaluate closed-loop performances under controllers for output voltage regulation. In this paper the analysis, design and numerical simulation results are presented. Experimental results which were carried out on the implemented prototype, show a satisfactory open-loop operation of the converter.

Palabras Clave

Electrónica de potencia, Convertidor Buck; Convertidor DC-DC; reducción de rizo de corriente; Multifase.

INTRODUCCIÓN

La electrónica de potencia estudia dispositivos, circuitos y sistemas para el procesamiento, control, conversión y adecuación de la energía eléctrica entre sus diferentes formas DC a DC, AC a DC, DC a AC ó AC a AC. [1]. Los convertidores DC-DC son topologías de electrónica de potencia capaces de adecuar niveles de voltaje de DC haciendo uso de dispositivos semiconductores y elementos pasivos [2]. En este caso se analizará el comportamiento del convertidor reductor multifase. En este, el voltaje promedio de salida es menor que el voltaje de entrada [3]. Un enfoque que se ha abordado para lograr la reducción de las componentes de conmutación en voltaje o en corriente es la implementación de convertidores de múltiples fases con bajo rizo de corriente, tiene efectos positivos en la eficiencia y en la vida útil de los dispositivos electrónicos. En este documento se reporta la implementación de un convertidor reductor de dos fases.

MATERIALES Y MÉTODOS

La Figura 1 muestra el diagrama esquemático de un convertidor DC-DC reductor de dos fases de conmutación. Compuesto por dos diodos D_1 y D_2 , dos semiconductores activos Q_1 y Q_2 , dos bobinas L_1 y L_2 y un capacitor C . La carga del convertidor se asume resistiva de valor R y la fuente de voltaje de entrada es constante de valor V_s .

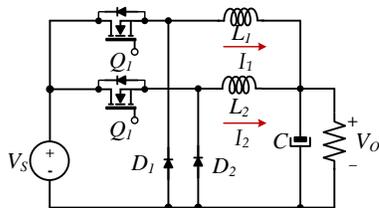


FIGURA 1. Diagrama esquemático de la topología propuesta.

La operación del convertidor en modo de conducción continua, MCC, se puede aproximar mediante su modelo promedio siempre y cuando la frecuencia de conmutación sea suficientemente alta [4]. La modulación por ancho de pulso PWM para el convertidor consta de dos secuencias de

conmutación para cada uno de los semiconductores Q_1 y Q_2 . La secuencia de conmutación para Q_1 se puede generar mediante la comparación de una señal de referencia constante con una señal moduladora a alta frecuencia. Para Q_2 es la misma secuencia de conmutación que para Q_1 , pero con un desfase de 180° [1]. Dependiendo del ciclo de trabajo k del convertidor, se presentan tres diferentes casos de secuencias de conmutación entre circuitos equivalentes del convertidor. Estos circuitos equivalentes resultan de todas las posibles combinaciones de estados de conducción y de circuito abierto de los semiconductores Q_1 y Q_2 .

Caso I: Cuando $k < 0.5$; Caso II: Cuando $k=0.5$; Caso III: Cuando $k > 0.5$.

Caso I

Se tienen cuatro modos de operación. Hay un periodo de tiempo en donde ninguno de los dos semiconductores está activo [4]. En la Figura 2 se muestra la gráfica correspondiente. Los modos de operación que se obtuvieron corresponden a:

Modo I: Q_1 y Q_2 encendidos en $0 < t < kT$. Modo II: Q_1 y Q_2 apagados en $kT < t < \frac{T}{2}$. Modo III: Q_2 encendido en $\frac{T}{2} < t < (k + \frac{1}{2})T$. Modo IV: Q_1 y Q_2 apagados en $(k + \frac{1}{2})T < t < T$.

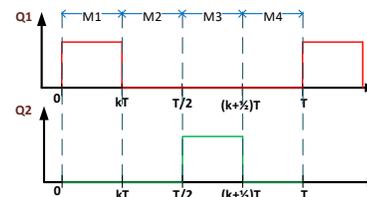


FIGURA 2. Gráficas de conmutación para k menor a 0.5.

Caso II

En este caso cuando uno de los semiconductores se encuentra conduciendo el otro se encuentra abierto y viceversa. Por lo tanto, la operación del convertidor conmuta solamente entre dos modos de operación. En la Figura 3 muestra la gráfica correspondiente. Los modos de operación que se obtuvieron corresponden a:

Modo I: Q1 encendido y Q2 apagado en $0 < t < \frac{T}{2}$.

Modo II: Q1 apagado y Q2 encendido en $\frac{T}{2} < t < T$.



FIGURA 3. Gráficas de conmutación para $k=0.5$

Caso III

Al igual que el caso I nos presenta cuatro modos de operación, pero al tener un ciclo de trabajo mayor a 0.5 en un mismo intervalo de tiempo los dos semiconductores Q1 y Q2 estén conduciendo simultáneamente durante un instante de tiempo. En la Figura 4, se muestra la gráfica correspondiente. Los modos de operación que se obtuvieron corresponden a:

Modo I: Q1 y Q2 encendidos en $0 < t < (k - \frac{1}{2})T$.

Modo II: Q1 encendido y Q2 apagado en $(k - \frac{1}{2})T < t < \frac{T}{2}$.

Modo III: Q1 y Q2 encendidos en $\frac{T}{2} < t < kT$.

Modo IV: Q2 encendido y Q1 apagado en $kT < t < T$.

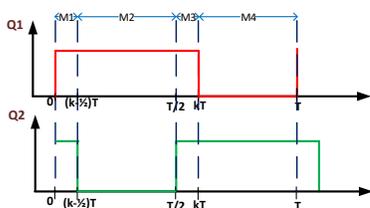


FIGURA 4. Gráficas de conmutación para $k>0.5$

Ahora bien, al obtener las gráficas y las respectivas ecuaciones de cada uno de los circuitos equivalentes en los diferentes modos de operación se obtiene el modelo promedio del convertidor [4]. Siguiendo la siguiente ecuación:

$$Q\dot{x} = Ax + Bk$$

Se establece que;

$$x_1 = i_1, \quad \dot{x}_1 = \frac{di_1}{dt}; \quad x_2 = i_2, \quad \dot{x}_2 = \frac{di_2}{dt}$$

$$x_3 = v_c, \quad \dot{x}_3 = \frac{dv_c}{dt}$$

Por lo tanto, el modelo promedio de nuestro convertidor es la que se muestra a continuación:

$$\begin{bmatrix} L_1 & 0 & 0 \\ 0 & L_2 & 0 \\ 0 & 0 & C \end{bmatrix} \dot{x} = \begin{bmatrix} 0 & 0 & -1 \\ 0 & 0 & -1 \\ 1 & 1 & -1/R \end{bmatrix} x = \begin{bmatrix} V_s \\ V_s \\ 0 \end{bmatrix} k$$

RESULTADOS Y DISCUSIÓN

Se presentan resultados de simulación y experimentales. Se corrobora, el comportamiento del convertidor en lazo abierto como una solución de reducción del rizo de corriente inherente en este tipo de convertidores de potencia. Las pruebas se realizaron con cambios de carga (de 10Ω a 20Ω y viceversa) y cambios de ciclo de trabajo (de $k=0.3$ a $k=0.7$ y viceversa). Siguiendo la relación del convertidor establecida como:

$$V_0 = kV_s$$

Los parámetros tanto de simulación como experimentales fueron fijados como sigue. El voltaje de DC de entrada es constante a 48 V, la frecuencia de conmutación $f_s = 20$ kHz.

Resultados de simulación.

En la Figura 5, se puede observar los resultados obtenidos en simulación al realizar cambios de carga en un intervalo de tiempo. Los cambios establecidos.

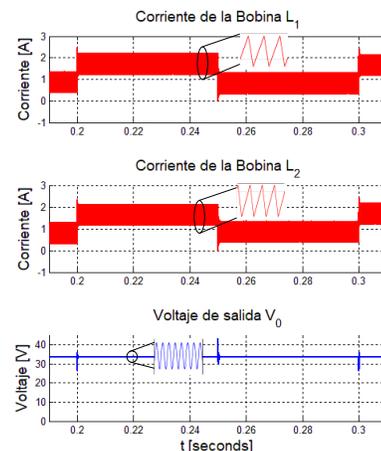


FIGURA 5. Cambio de carga. De 0 a 0.2 s. Cambio de carga de 10Ω a 20Ω, y de 0.2 A 0.25 s. Cambio de carga de 20Ω a 10Ω.

En la Figura 5, el voltaje de salida debe mantenerse igual ya que el capacitor y la resistencia están en paralelo y ciclo de trabajo no ha sido modificado. Con la resistencia de 10 Ω se obtiene que: $v_0 = 33.6v$, $il_1 = 1.24 A$ y $il_2 = 1.24 A$. Y con la resistencia de 20 Ω se obtiene que: $v_0 = 33.6v$, $il_1 = 2.1 A$ y $il_2 = 2.1 A$.

Ahora bien, se procede a realizar cambio de ciclo de trabajo para corroborar el funcionamiento del convertidor. En la Figura 6, se observa los resultados en simulación al realizar los cambios de carga en un determinado intervalo de tiempo. Los cambios establecidos son de $k=0.3$ a $k=0.7$ y de $k=0.7$ a $k=0.3$.

En la Figura 6, el voltaje de salida debe cambiar por la relación existente en este convertidor [2]. En esta topología el voltaje es regulado por el ciclo de trabajo; para realizar esta prueba se establece que la resistencia debe estar en 10Ω. Con $k=0.3$ se obtiene que: $v_0 = 14.5.6v$, $il_1 = 1.24 A$ y $il_2 = 1.24 A$. Y con $k=0.7$ se obtiene que: $v_0 = 33.6v$, $il_1 = 2.15 A$ y $il_2 = 2.15 A$.

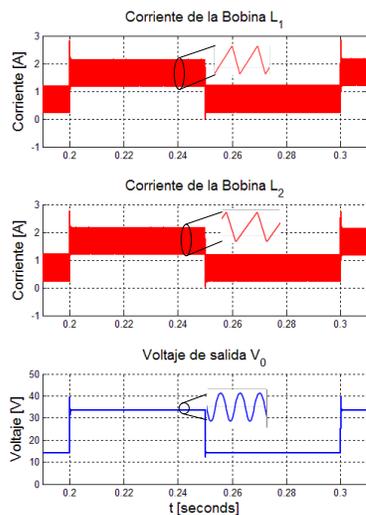


FIGURA 6. Cambio de ciclo de trabajo. De 0 a 0.2 s. $k=0.3$ a $k=0.7$ y de 0.2 A 0.25 s cambio de ciclo de trabajo de $k=0.7$ a $k=0.3$.

Resultados experimentales

Para corroborar el comportamiento de la simulación; se realizaron pruebas experimentales; realizadas exactamente con los mismos parámetros que en simulación para que la verificación sea lo más exacta posible.

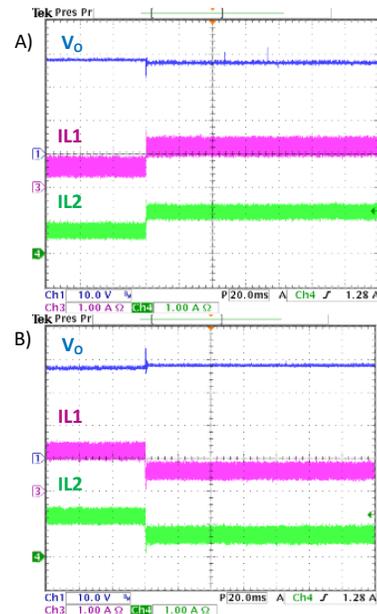


FIGURA 7. Resultado experimental con $k=0.7$. A) Cambio de carga de 10Ω a 20Ω, B) Cambio de carga de 20Ω a 10Ω

En la Figura 7, se muestran los cambios de carga establecidos realizados con $k= 0.7$. El voltaje se mantiene igual y las corrientes se modifican al tener un cambio en la resistencia. Con la resistencia de 10 Ω se obtiene que: $v_0 = 29$, $il_1 = 0.9 A$ y $il_2 = 0.9 A$. Y con la resistencia de 20 Ω se obtiene que: $v_0 = 29v$, $il_1 = 1.6 A$ y $il_2 = 1.6 A$.

Se observa que se tienen pérdidas ligeramente significativas, esto se debe a que en simulación se plantea un modelo ideal; mientras que en experimental se tienen pérdidas por conmutación, o las bobinas no son exactamente igual, entre otros factores.

En la Figura 8, se muestran los cambios de ciclo de trabajo establecidos de $k= 0.3$ a $k= 0.7$ y de $k= 0.7$ a $k= 0.3$; con carga resistiva= 10Ω.

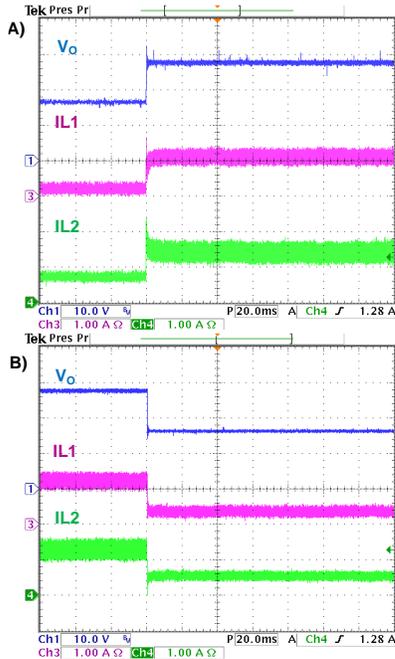


FIGURA 8. Resultado experimental con $k=0.7$. A) Cambio de $k=0.3$ a $k=0.7$, B) Cambio de $k=0.7$ a $k=0.3$.

Como se puede observar en la Figura 8, el voltaje de salida al igual que en la simulación es modificado, así como las corrientes de ambas bobinas. Con $k=0.3$ se obtiene que: $v_0 = 14.5.6v$, $il_1 = 0.9 A$ y $il_2 = 0.9 A$. Y con $k=0.7$ se obtiene que: $v_0 = 29v$, $il_1 = 1.6 A$ y $il_2 = 1.6 A$. Se procede a verificar los rizados de Voltaje (V_o) y corriente ($IL1$ y $IL2$). En la Figura 9, se muestran los rizados de voltaje y corriente.

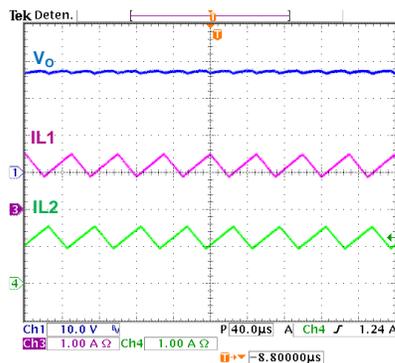


FIGURA 9. Rizados de voltaje y corriente con $R=10\Omega$ y $k=0.7$ (de arriba a abajo) rizo de voltaje de salida (V_o), rizo de corriente en bobina 1 ($IL1$) y rizo de corriente en bobina 2 ($IL2$).

En la Figura 9, claramente se observan que tanto los rizados de corriente como de voltaje provenientes de la conmutación; son reducidos como se esperaba y que el convertidor hace su trabajo de reducir el voltaje de entrada a la salida con su respectivo ciclo de trabajo.

CONCLUSIONES

El prototipo opera satisfactoriamente en lazo abierto, corroborando así tanto en simulación como en experimental que el análisis realizado es el correcto. Al observar el comportamiento de la topología implementada se concluye así que este convertidor logra una reducción en el rizo de conmutación. El mismo servirá para implementar posteriormente leyes de control para observar así su con una ley de control implementada.

AGRADECIMIENTOS

Se agradece al Instituto Tecnológico Superior de Irapuato; así como también al laboratorio de electrónica de potencia y su encargado el M.I. Cesar Augusto Limones Pozos por su ayuda en la implementación del prototipo; y a mi asesor el Dr. José Miguel Sosa Zúñiga por su apoyo incondicional y en el análisis tanto matemático como experimental.

REFERENCIAS

- [1] Baha Bayram M, Sefa Ibrahim, Balci Selami. (2017), A static exciter with interleaved Buck converter for synchronous generators, International Journal Of Hydrogen energy.
- [2] J. M. Sosa, E. D. Silva-Vera, G. Escobar, P. R. Martinez-Rodriguez and A. A. Valdez-Fernández, "Control design for a quadratic buck converter with LC input filter," 2016 13th International Conference on Power Electronics (CIEP), Guanajuato, 2016, pp. 149-154. doi: 10.1109/CIEP.2016.7530747.
- [3] Rashid Muhammad H., Electrónica de potencia, México, Pearson educación, 2004.
- [4] José M. Sosa, P.R. Martinez-Rodriguez, G. Escobar, Vázquez, J.C. Nava-Cruz, "Reduced output current ripple DC-DC buck converter control", 2016 IEEE Conference on Electromagnetic Field Computation (CEFC), Miami, Florida USA, 2016.